

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10031204 A

(43) Date of publication of application: 03.02.98

(51) Int. Cl

G02F 1/133

G02F 1/133

G09G 3/36

(21) Application number: 08203091

(22) Date of filing: 12.07.96

(71) Applicant: NEC CORP

(72) Inventor: TSUCHI HIROSHI
HANEDA HIROSHI

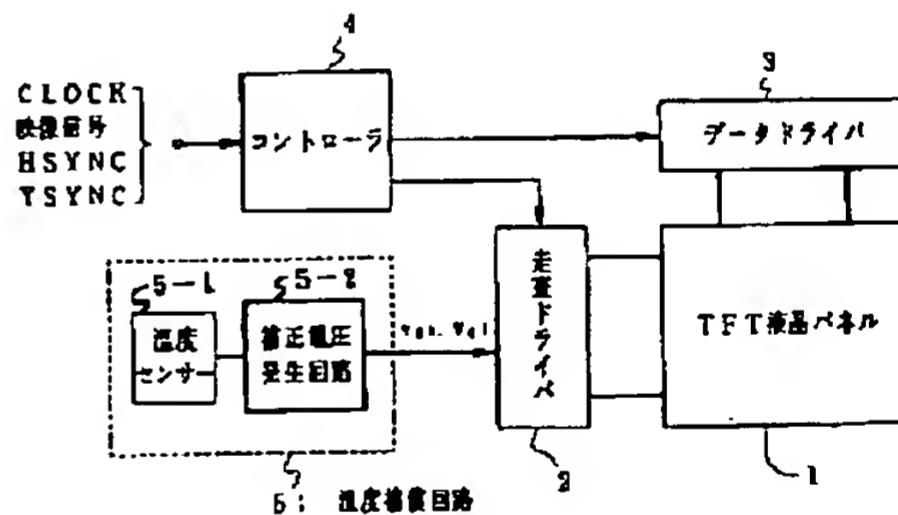
(54) LIQUID CRYSTAL DISPLAY DEVICE

high temp. time and increase the voltage level at a low temp. time.

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device with excellent display quality in a wide temp. range by correcting increase in interasurface dispersion of a pixel electrode voltage accompanying temp. rise.

SOLUTION: A controller 4 receives various signals, and controls a data signal outputted by a data driver 3 and a scan signal outputted by a scan driver 2 to drive a thin film transistor(TFT) liquid crystal panel 1. A temp. compensation circuit 5 is constituted of a temp. sensor 5-1 and a correction voltage generation circuit 5-2, and setting up the temp. sensor 5-1 on a casing and detecting the temp. of the panel casing at an operation time, and generating a high level voltage and a low level voltage of a scan signal pulse corresponding to the output of the temp. sensor 5-1 by the correction voltage generation circuit 5-2 to supply them to the scan driver 2. The high level voltage and low level voltage of the scan signal pulse generated by the temp. compensation circuit 5 automatically adjust so as to lower the voltage level of the scan signal pulse at a



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-31204

(43)公開日 平成10年(1998)2月3日

(51) Int.Cl.⁶

G 02 F 1/133

識別記号

5 8 0

庁内整理番号

5 5 0

F I

G 02 F 1/133

5 8 0

G 09 G 3/36

G 09 G 3/36

5 5 0

技術表示箇所

(21)出願番号

特願平8-203091

審査請求 有 請求項の数 3 FD (全 12 頁)

(22)出願日

平成8年(1996)7月12日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 土 弘

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 羽田 寛

東京都港区芝五丁目7番1号 日本電気株式会社内

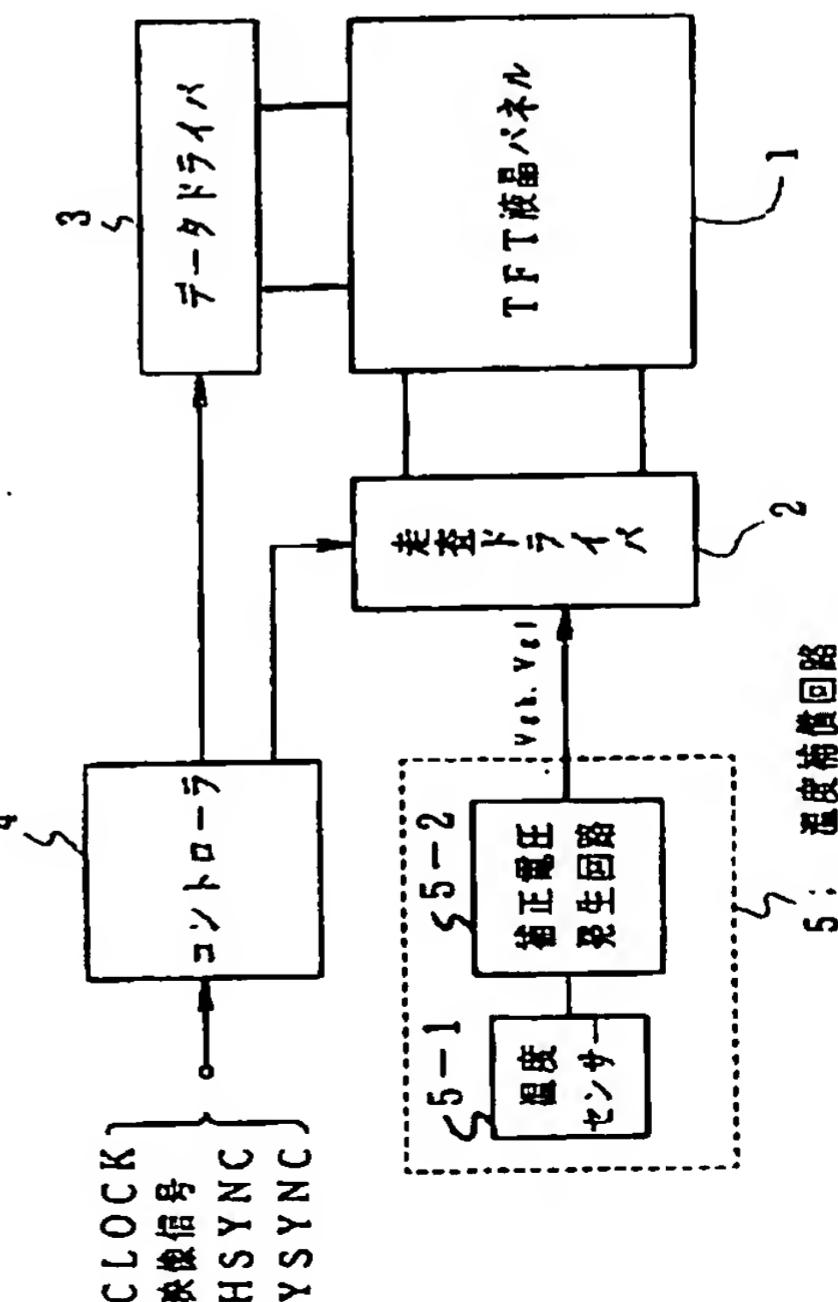
(74)代理人 弁理士 加藤 朝道

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 温度上昇に伴う画素電極電圧の面内ばらつきの拡大を補正し、広い温度範囲において表示品質のよい液晶表示装置の提供。

【解決手段】 液晶表示装置動作時のパネル筐体の温度を検出する温度センサをパネル筐体の内部または側面等に設け、走査信号パルスのハイレベル電圧またはハイレベル電圧とローレベル電圧との両方を温度センサの出力に応じて変化させ、高温時には走査信号パルスの電圧レベルを下げ、低温時には電圧レベルを上げるように自動調整する温度補償回路を設ける。



【特許請求の範囲】

【請求項1】液晶表示パネル内の各画素に書き込む電圧信号を出力するデータドライバと、パネル内の各スイッチング素子を制御する走査信号を出力する走査ドライバを備えたアクティブマトリクス駆動の液晶表示装置において、

液晶表示装置動作時のパネル筐体の温度を検出する温度センサをパネル筐体の内部又は側面などに設け、走査信号パルスのハイレベル電圧及び／又はローレベル電圧を前記温度センサの出力に応じて変化させ、高温時には前記走査信号パルスの電圧レベルを下げ、低温時には前記走査信号パルスの電圧レベルを上げるように自動調整する温度補償回路を含むことを特徴とする液晶表示装置。

【請求項2】前記温度補償回路が、前記温度センサの出力に応じて選択される前記走査信号パルスのハイレベル電圧又はローレベル電圧の電圧データを記憶する記憶部と、

前記記憶部より電圧データを読み出し前記走査線ドライバへ供給するD/Aコンバータと、
を具備し、

前記温度センサの出力に応じたハイレベル電圧及びローレベル電圧を有する走査信号を前記走査ドライバより出力するようにしたことを特徴とする請求項1記載の液晶表示装置。

【請求項3】所定の温度特性を有する素子を前記温度センサとして用い、前記素子を介して得られる電圧を増幅することにより、高温時には前記走査信号パルスの電圧レベルを下げ、低温時には前記走査信号パルスの電圧レベルを上げるように自動調整することを特徴とする請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に関し、特に温度変化に伴って生じる表示不具合を防止したアクティブマトリクス駆動の液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置は薄型、軽量、低電力という特徴から、いわゆるノート型パソコンや携帯機器をはじめ様々な装置に用いられている。その中でも、アクティブマトリクス駆動方式を用いた液晶表示装置は、高速応答、高精細表示、及び多階調表示の特徴から需要が高まっている。

【0003】アクティブマトリクス型液晶パネルは、一般に、透明な画素電極と薄膜トランジスタ（Thin Film Transistor；TFT）を配置した半導体基板と、面全体に1つの透明な電極を形成した対向基板と、この2枚の基板を対向させて間に液晶を封入して構成されたり、スイッチング機能を持つTFTを制御することによって各画素電極に所定の電圧を書き込み、各画素電極と対向基板電極（以下「コモン電極」という）との間の

電圧差により、液晶の透過率を変化させ、画面表示を行っている。

【0004】半導体基板上には、各画素電極へ書き込む階調電圧の信号（データ信号）を送るデータ線と、TFTのスイッチング制御信号（走査信号）を送る走査線と、が配線されている。

【0005】図5に、代表的な半導体基板の構造を示し、図6に1画素における走査信号、データ信号および画素電極電圧の信号波形図を示す。

【0006】図5を参照すると、半導体基板は、M行N列（但し、MおよびNは任意の自然数）のアレイ状に配置されたTFTおよび画素電極と、互いに直交するM本の走査線とN本のデータ線とを備えて構成されている。図5には、ゲートストレージ型を表す蓄積容量も示されている。

【0007】各走査線にはパルス状の走査信号が送られ、m行目（但し、mは1以上M以下の自然数）の走査線の走査信号がハイレベルのとき、その走査線につながるN個のTFTは全てオンとなり、m行目の各画素電極に対してそれぞれ、各列のデータ線に送られた階調電圧（データ信号）が書き込まれる。

【0008】次いで、走査信号がローレベルとなりTFTがオフ状態に変化すると、各画素電極に書き込まれた階調電圧は、次に書き換えられるまでの間、すなわち1フレームの間保持される（図6の参照）。

【0009】そして、1行目からM行目までの走査線に、順次、走査信号を送ることにより、全ての画素電極に所定の電圧が書き込まれ、フレーム周期で書き換えを行うことによって画面表示を行っている。なお、走査信号は、画素電極への十分な書き込みや画素電極からのリード電流を抑えるため、データ信号に比べてハイレベル電圧は十分高電圧に、ローレベル電圧は十分低電圧に設定されている。

【0010】また、液晶に直流電圧が印加されると、液晶に含まれる不純物イオン等の分極作用により表示品質が低下するため、コモン電極に対する画素電極電圧の極性を1フレームごと変化させる交流駆動が一般に行われている。

【0011】さらに、各画素電極に書き込まれた階調電圧も、ゲート信号がハイレベルからローレベルに切り替わると、画素電極に付帯する容量の電荷が再分配されるため、画素電極の電圧がわずかに低下するフィードスルーが生じ、画素電極の実効電圧は書き込み電圧よりフィードスルー電圧だけ低い電圧となる。このため、フィードスルー電圧だけ液晶に直流電圧が印加されることになるので、コモン電極電圧を調節して、直流電圧がほとんどかからないようにしている。

【0012】ところで、液晶表示装置は温度が変化すると様々な要因によって表示品質が低下する。これらの要因の一つとして、液晶の配向状態の温度依存性が挙げら

れる。このため、一定の液晶印加電圧に対して、温度が変化すると液晶透過率が変化する。したがって、階調表示を正確に行うためには、温度変化に応じて何らかの温度補正を行う必要がある。

【0013】そこで、画素電極に書き込む電圧（階調電圧）を温度に応じて補正する機能手段を備えた液晶表示装置として、例えば特開平2-271390号公報には、広い温度範囲にわたって表示輝度の変化しない液晶表示装置を提供することを目的として、液晶パネルの温度が温度センサで検出され、その検出出力に応じて複数の印加電圧補正テーブルからその一つが選択され、選択された印加電圧補正テーブルがデジタルの階調データにより読み出され、その読み出されたデータはD/Aコンバータによりアナログ信号に変換されて液晶パネルのドライバに供給され、印加電圧補正テーブルは、液晶輝度一階調データ特性が温度変化にかかわらずほぼ同一となるように階調データを補正する補正データが選定されている液晶表示装置が提案されている。

【0014】この従来技術は、図11に示すように、温度に応じた印加（階調電圧）補正テーブル124をもち、そのデジタル補正データを、温度センサ125の出力に応じて読み出し、D/Aコンバータ127でアナログ変換して、温度変化に対しても各階調の液晶透過率が変化しないような階調電圧をXドライバ117へ供給している。

【0015】また、特開平5-45623号公報には、交流駆動するコモン電圧またはデータ信号の反転基準電圧を、TFTのオン電圧の温度変化に対応して変化させるようにした液晶モニタ温度補償回路が提案されている。さらに、特開平7-191608号公報には、温度測定部が液晶パネルの温度又は周囲温度を測定し、液晶駆動電圧補正部が測定された温度に基づいて高温時には液晶駆動電圧の電圧レベルを低く、低温時には液晶駆動電圧の電圧レベルを高く自動補正するようにした液晶表示装置が提案されている。これらの従来技術は、いずれも温度による液晶の透過率の変化を防ぐための階調電圧やコモン電極電圧の温度補正を行うものである。

【0016】

【発明が解決しようとする課題】これらの従来技術においては、周囲の温度変化に応じて階調電圧やコモン電極電圧を温度補正することにより、理想的には正確な階調表示を行うことができる。

【0017】しかしながら、TFTパネルが大画面になると走査線やデータ線が長配線となり、配線容量や抵抗によってパルス信号に遅延を生じ、遅延によって画素電極の実効電圧が変化する。このため、同じ階調電圧を書き込む場合でも、パネル面内で画素電極の実効電圧にばらつきを生じる。

【0018】このような画素電極電圧（実効値）の面内ばらつきは、特に、長時間静止画像を表示する場合、画

面位置によって画素電極電圧（実効値）の正極性と負極性の電圧のずれが生じ、液晶に直流電圧が印加されることになる。

【0019】図7は、コモン電極電圧V_{c o m}に対する画素電極電圧の波形を模式的に示した図であり、画素電極電圧（実効値）を示している。図中、実線は、走査ドライバに近く走査信号遅延のない画面位置における実効電圧の波形を示し、また破線は、走査ドライバから離れた走査信号遅延のある画面位置における実効電圧の波形を示している。

【0020】図7に示すように、コモン電極電圧V_{c o m}は、走査信号遅延のない画面位置において液晶に直流電圧がかからないよう正極性と負極性の電圧の中間値に設定されている。これに対し、走査信号遅延のある画面位置では、信号遅延によって実効電圧が信号遅延のない画面位置に比べて高くなり、そのためコモン電極電圧V_{c o m}に対する正極性と負極性の電圧に差が生じ、直流電圧が液晶に印加される。このため、走査信号遅延のある画面位置では、フリッカー等の画面のちらつきが生じたり、あるいは液晶に含まれる不純物イオン等の分極作用により静止画残像が発生するなど表示品質が低下する。ている。

【0021】画素電極電圧（実効値）の面内ばらつきは、温度の変化がほとんどない環境では、一般に比較的小さく、問題とならない場合が多いが、温度変化のある環境では温度が上昇すると、画素電極電圧（実効値）の面内ばらつきが拡大し、液晶に印加される直流電圧が増大することによって、表示品質の低下が生じる。

【0022】以下に、温度上昇につれて画素電極電圧（実効値）の面内ばらつきが拡大することについて詳説する。なお、信号振幅が大きく、信号遅延による影響が大きい走査信号遅延の例について説明する。

【0023】一般に、TFTパネルの1画素は、等価回路で表すと、図8に示すようなものとなる。図8を参照して、TFT43および画素電極44は、(n-1)番目の走査線40、および(n)番目の走査線41に挟まれており（但し n は 2 以上の自然数）、走査信号は、走査線40、走査線41の順で出力される。

【0024】TFT43のゲートは走査線41と接続し、TFT43のドレイン（ソース）とソース（ドレン）は、データ線42と画素電極44とにそれぞれ接続されている。

【0025】画素電極44とコモン電極45との間には液晶容量C_{l c}が挿入され、また画素電極44とn番目の走査線41との間に容量C_{g s}を持ち、画素電極44とn-1番目の走査線40との間に蓄積容量C_sを持つ。

【0026】コモン電極45の電圧をV_{c o m}、データ線42のデータ信号（階調電圧）をV_sとすると、走査線41の走査信号がハイレベル電圧（V_{g h}）のとき、

TFT43がオンして、画素電極44に階調電圧Vsが書き込まれる。このとき走査線40の走査信号は、ローレベル(Vg1)となっている。

【0027】また、各容量C1c、Cs、Cgsの電荷をそれぞれq1、q2、q3とすると、TFT43がオンしているときの、各容量に蓄えられる電荷は、次式(1)～(3)に示すような関係が成り立つ。

$$Vs - Vcom = q1 / C1c \quad \dots (1)$$

$$Vs - Vg1 = q2 / Cs \quad \dots (2)$$

$$Q = Vs \cdot (Cgs + C1c + Cs) - Vgh \cdot Cgs \\ - Vg1 \cdot Cs - Vcom \cdot C1c$$

【0033】次に、走査線41の走査信号がハイレベル電圧からローレベル電圧に変化して、TFT43がオフする場合を考える。

【0034】走査信号遅延がない画面位置では、走査信号はハイレベル電圧からローレベル電圧へ瞬時に変化するため、TFT43は、瞬時にオフして、画素電極側の各容量の電荷の総和Qは、そのまま保存される。

【0035】走査線40および走査線41の走査信号がローレベル電圧(Vg1)で、TFT43がオフしているときの画素電極電圧をVs' とし、このときの各容量C1c、Cs、Cgsの電荷をそれぞれq1'、q2'、q3'

$$Q = Vs' \cdot (Cgs + C1c + Cs) - Vg1 \cdot (Cgs + Cs) \\ - Vcom \cdot C1c$$

【0039】上式(5)、及び(10)より次式(11)となる。

$$Vs' = Vs - \frac{Cgs \cdot (Vgh - Vg1)}{Cgs + C1c + Cs} \quad \dots (11)$$

【0041】ここで上式(11)の右辺の第2項は、走査線41の走査信号がハイレベルからローレベルへ変化したことによって生じた画素電極電圧の変化を示すものであり、これを「フィードスルー」と呼ぶ。

【0042】実際の液晶パネルの駆動において、TFTがオンしている時間は、TFTがオフしている時間と比べて、十分短いため、画素電極に保持される実効電圧はVs' とみなすことができる。

【0043】一方、走査信号遅延がある画面位置では、TFTがオン状態からオフ状態へ瞬時に切り替わるのでなく、信号遅延によって、走査信号がハイレベル電圧からTFT閾値電圧へ降下するまでの間オン状態となっている。

【0044】このときの画素電極電圧は、走査信号がハイレベル電圧から低下していくにつれて容量Cgsに蓄えられる電荷量が変化するため、既に書き込まれている階調電圧Vsから次第に低下していく。しかし、走査信

$$Q + Q'' = Vs'' \cdot (Cgs + C1c + Cs) - Vg1 \cdot (Cgs + Cs) \\ - Vcom \cdot C1c$$

【0048】上式(5)、(16)より次式(17)が導かれる。

$$Vs - Vgh = q3 / Cgs \quad \dots (3)$$

【0029】また、画素電極44に蓄えられる電荷の総和をQとすると、次式(4)となる。

$$Q = q1 + q2 + q3 \quad \dots (4)$$

【0031】上式(1)～(3)、及び上式(4)より、次式(5)の関係が成り立つことがわかる。

【0032】

【数1】

$$\dots (5)$$

2'、q3' とすると、次式(6)～(9)に示す関係が成り立つ。

【0036】

$$Vs' - Vcom = q1' / C1c \quad \dots (6)$$

$$Vs' - Vg1 = q2' / Cs \quad \dots (7)$$

$$Vs' - Vg1 = q3' / Cgs \quad \dots (8)$$

$$Q = q1' + q2' + q3' \quad \dots (9)$$

【0037】上式(6)～(8)、及び(9)より、次式(10)が導出される。

【0038】

【数2】

$$\dots (10)$$

【0040】

【数3】

$$\dots (11)$$

号遅延によってTFTがオン状態であるため、データ線から画素電極へ新たに電荷が流入する。この走査信号遅延によって、新たに流入した電荷量をQ''、走査信号がローレベル電圧になったときの画素電極電圧をVs'' とし、各容量C1c、Cs、Cgsの電荷をそれぞれq1''、q2''、q3'' とすると、走査信号がローレベル電圧になったときは次式(12)～(14)の関係式が成り立つ。

【0045】

$$Vs'' - Vcom = q1'' / C1c \quad \dots (12)$$

$$Vs'' - Vg1 = q2'' / Cs \quad \dots (13)$$

$$Vs'' - Vg1 = q3'' / Cgs \quad \dots (14)$$

$$Q + Q'' = q1'' + q2'' + q3'' \quad \dots (15)$$

【0046】上式(12)～(14)、及び(15)より、次式(16)が導出される。

【0047】

【数4】

$$\dots (16)$$

【0049】

【数5】

$$V_s'' = V_s - \frac{C_{gs} \cdot (V_{gh} - V_{g1}) - Q''}{C_{gs} + C_{lc} + Cs} \quad \dots (17)$$

【0050】ここで、上式(17)右辺の第2項は、走査信号遅延のある画面位置におけるフィードスルー量を表している。

【0051】上式(11)との比較より、走査信号遅延による画素電極電圧(実効値)の面内ばらつきは、フィードスルー量のばらつきによって生じることが示され

$$\Delta = |V_s'' - V_s'|$$

$$= \frac{Q''}{C_{gs} + C_{lc} + Cs}$$

【0054】また、上式(18)において、温度に依存するパラメータを考慮すると、次式(19)のように表される。

$$\Delta(T) = \frac{Q''(T)}{C_{gs} + C_{lc}(T) + Cs} \quad \dots (19)$$

【0056】上式(19)において、電荷量 $Q''(T)$ の温度依存性は、TFT特性の温度依存性に起因する。

【0057】TFT特性の温度依存性は、図9に示すように、一定のゲート電圧下におけるドレイン-ソース間電流(以下「ドレイン電流」という)は、温度上昇につれて増大することが知られている。そこで、ドレイン電流が十分小さくなる、ある電流値における、ゲート-ソース間電圧をTFTの閾値電圧とみなせば、温度上昇につれてTFTの閾値電圧は低下する。

【0058】したがって、走査信号遅延の大きい画面位置では、TFTの温度特性により、温度上昇につれて電荷流入量が増大し、さらにTFT閾値電圧の低下によって、電荷流入が長く行われるため、電荷量 $Q''(T)$ は温度上昇に伴って増大する。

【0059】また、液晶容量 $C_{lc}(T)$ は、液晶誘電率の温度依存性より知ることができる。図10は、パネル面に垂直方向の液晶誘電率の測定値を示しており、液晶容量 $C_{lc}(T)$ は、この誘電率に比例している。

【0060】液晶誘電率は温度上昇に伴って低下する温度特性を有し、したがって、液晶容量 $C_{lc}(T)$ は温度上昇に伴って低下する温度依存性を持つ。また、容量 C_{gs} 、 C_s はともに温度に依存せず一定である。したがって、上式(19)より、走査信号遅延による画素電極電圧(実効値)の面内ばらつき $\Delta(T)$ は、温度上昇に伴って増大することがわかる。

【0061】以上の説明より、温度上昇によって画素電極電圧(実効値)の面内ばらつきが増大することが示された。

【0062】このように、画素電極電圧(実効値)の面内ばらつきが増大すると、パネル面内の一部で生じている液晶印加直流電圧も増大し、このため、表示品質の低下を生じるという問題がある。

【0063】このような問題点に対して、上記した従来

た。

【0052】画素電極電圧(実効値)のばらつきの大きさは、上式(17)と上式(11)との差 Δ によって、次式(18)のように表すことができる。

【0053】

【数6】

$$\dots (18)$$

【0055】

【数7】

$$\dots (19)$$

技術のような、温度変化に応じた階調電圧やコモン電極電圧の補正では、パネル全体に対する均一な補正はできても、パネル面内の画素電極電圧(実効値)のばらつきを補正することはできない。

【0064】従って、本発明は、上記事情に鑑みてなされたものであって、その目的は、温度上昇に伴う画素電極電圧の面内ばらつきの拡大を補正し、広い温度範囲において表示品質のよい液晶表示装置を提供することにある。

【0065】

【課題を解決するための手段】前記目的を達成するため、本発明の液晶表示装置は、液晶表示装置動作時のパネル筐体の温度を検出する温度センサをパネル筐体の内部または側面等に設け、走査信号パルスのハイレベル電圧またはハイレベル電圧とローレベル電圧との両方を温度センサの出力に応じて変化させ、高温時にはその電圧レベルを下げ、低温時には電圧レベルを上げるように自動調整する温度補償回路を含むことを特徴とする。

【0066】本発明の原理を以下に説明する。まず走査信号パルスのハイレベル電圧を変化させる場合の作用を説明する。

【0067】上式(19)において、 Q'' は、走査信号がハイレベル電圧からローレベル電圧に変化する過程で、ハイレベル電圧からTFT閾値電圧へ降下するまでの遅延時間に、新たに画素電極に流入した電荷量を表している。

【0068】この Q'' を小さくするためには、走査信号のハイレベル電圧を下げて、走査信号の遅延時間を短くすればよく、温度上昇につれてハイレベル電圧を低くしていくことにより、 $Q''(T)$ の増大が抑えられ、これにより、 $\Delta(T)$ の増大すなわち画素電極電圧(実効値)の面内ばらつきの拡大を抑えることができ、表示品質の低下を防ぐことができる。

【0069】

【発明の実施の形態】本発明の実施の形態について図面を参照して説明する。図1は、本発明の実施の形態の構成を示す図である。

【0070】図1を参照すると、本発明の実施の形態は、液晶表示パネル内の各画素に書き込む電圧信号を出力するデータドライバ3と、液晶パネル1内の各スイッチング素子を制御する走査信号を出力する走査ドライバ2を備えたアクティブマトリクス駆動の液晶表示装置からなる。

【0071】図1において、コントローラー4は、映像信号、クロック、垂直および水平同期信号を受けて、データドライバ3より出力するデータ信号、および走査ドライバ2から出力する走査信号を制御して、TFT液晶パネル1を駆動する。

【0072】また、温度補償回路5は温度センサ5-1と補正電圧発生回路5-2とから構成され、温度センサ5-1をパネル筐体の内部または側面等に設置して、液晶表示装置動作時のパネル筐体の温度を検出し、補正電圧発生回路5-2で温度センサ5-1の出力に対応した走査信号パルスのハイレベル電圧およびローレベル電圧を生成し、走査ドライバ2に供給する。

【0073】また、温度補償回路5で生成する走査信号パルスのハイレベル電圧およびローレベル電圧は、温度変化による表示品質の低下を防止するため、高温時には走査信号パルスの電圧レベル下げ、低温時には電圧レベルを上げるように自動調整する。

【0074】本発明の実施の形態に係る液晶表示装置によって実際に得られる作用効果を以下に説明する。

【0075】図2は、比較例として、図1の温度補償回路5を具備しないアクティブマトリクス駆動の液晶表示装置において、走査信号ハイレベル電圧と画素電極電圧（実効値）の面内ばらつき△との関係を、異なる温度において、測定した結果を示す図である。図中の菱形、白丸、黒丸の各記号はそれぞれ、5°C、25°C、45°Cの測定結果であり、各測定点を直線で結んでいる。なお、走査信号のハイレベル電圧とローレベル電圧の両方を同時に変化させた場合も、図2と同様の傾向を示すので、それについての説明は省略する。

【0076】図2を参照して、温度補償回路5を具備しない液晶表示装置では、走査信号ハイレベル電圧が一定であるので、温度が高くなるにつれて画素電極電圧の面内ばらつきが拡大している。これはすなわち温度が高くなるにつれて表示品質が低下することを示している。

【0077】そこで、本発明の実施の形態に従い、この液晶表示装置に温度補償回路5を付加した場合を考える。温度補償回路5において、例えば5°C、25°C、45°Cに対応する走査信号ハイレベル電圧を、それぞれ、20.7V、18.2V、16.75Vと、温度上昇に対してその電圧レベルを下げるよう設定すると、図2

から、画素電極の面内ばらつき△は、ほぼ0.225V（図中破線で示す）に抑えることができる。このため温度変化によらず一定の表示品質を維持することができる。

【0078】なお、単純に走査信号のハイレベル電圧を下げるに、画素電極への書き込み速度が低下して表示品質が低下するが、温度が上昇すると、TFT特性の温度依存性によって、書き込み速度が増加するように作用するため、温度上昇に伴って走査信号ハイレベル電圧を多少低下させても表示品質に影響は与えない。

【0079】以上のように、図1に示した本発明の実施の形態に係る液晶表示装置において、走査信号パルスのハイレベル電圧またはハイレベル電圧とローレベル電圧との両方を温度センサ5-1の出力に応じて変化させ、高温時にはその電圧レベルを下げ、低温時には電圧レベルを上げるように自動調整する温度補償回路5を設けることにより、温度変化による画素電極電圧の面内ばらつきの拡大に起因した表示品質の低下を防ぐことができる。

【0080】

【実施例】次に、本発明の実施例として、上記した本発明の実施の形態として説明した液晶表示装置に用いることのできる温度補償回路の具体的な構成例を説明する。

【0081】【実施例1】図3は、本発明に係る液晶表示装置における温度補償回路の第1の実施例の構成を示す図である。図3を参照すると、温度補償回路は、温度センサ21と、温度センサ21のアナログ出力をデジタル変換するA/Dコンバータ（ADC）24と、読み出し専用メモリ（ROM）等の記憶回路25と、記憶回路25のデータを読み出して電圧出力するD/Aコンバータ（DAC）26を含む一般的な温度補償回路を利用して簡単に構成することができる。図3では、温度センサとしてサーミスタ21を用い、サーミスタ21と抵抗素子22との接続点23の電圧をA/Dコンバータ24に入力し、デジタル信号に変換する。このデジタル信号に応じて記憶回路25に予め設定してある走査信号パルスのハイレベル電圧またはローレベル電圧の電圧データを選択し、その電圧データをD/Aコンバータ26でアナログ変換して、走査信号ハイレベル電圧（Vgh）またはローレベル電圧（Vgi）として走査ドライバへ供給する。

【0082】記憶回路25に予め設定するデータとしては、温度に対して最適な走査信号の電圧出力をもつような任意の温度補正テーブルを設定することができる。

【0083】なお、図3では、温度センサとしてサーミスタを用いているが、これ以外にも、温度変化を検出するのに用いられる一般的な電子素子やICも温度センサとして用いることができる。

【0084】【実施例2】図4は、本発明の液晶表示装置で用いることのできる温度補償回路の第2の実施例の

構成を示す図である。

【0085】図4を参照して、この実施例における温度補償回路は、前記第1の実施例のような記憶回路はもたず、温度センサと差動増幅器を含む一般的な温度補償回路を利用して簡単に構成することができる。

【0086】図4(a)は温度補償回路の構成例を示したもので、温度センサとしてバイポーラトランジスタ31を用いており、バイポーラトランジスタ31のジャンクション温度係数を利用していている。抵抗素子35、36の抵抗分割により、基準電圧 V_0 を生成し、オペアンプ32の正軸(+)端子に入力する。オペアンプ32の出力端子は、抵抗素子34を介して反転(-)端子と接続している。

【0087】トランジスタ31はベースおよびコレクタを電源 V_{DD} と接続し、エミッタを抵抗素子37を介して電源 V_{SS} と接続する。また、トランジスタ31のエミッタと抵抗素子37の接続点は、抵抗素子33を介してオペアンプ32の反転端子と接続する。

【0088】このような回路構成において、トランジスタ31のエミッタと抵抗素子37の接続点の電圧を V_1 とすると、温度変化によってトランジスタ31の閾値電圧(すなわちベース・エミッタ間電圧 V_{BE})が変化すると、それに応じて V_1 の値も変化する。また、オペアンプ32と抵抗素子33、34は、一般的な差動増幅器になっているため、抵抗素子33、34の抵抗値をそれぞれ R_s 、 R_f とすると、 R_s および R_f の値に応じて、基準電圧 V_0 と電圧 V_1 との差電圧を増幅し、基準電圧 V_0 に加算(減算)して、オペアンプ32より出力される。

【0089】オペアンプ32の出力電圧を V_{out} とすると、簡単な計算により、

$$V_{out} = V_0 - (V_1 - V_0) \cdot R_f / R_s \quad \dots (20)$$

という関係式をもつ。

【0090】 V_1 は基準電圧 V_0 より高電圧になるように抵抗素子35、36、37の抵抗値を設定し、また $R_f > R_s$ となるように設定したとき、電圧 V_1 と出力電圧 V_{out} は温度に対して、図4(b)のような特性を持つ。

【0091】これは温度上昇につれてトランジスタ31の閾値電圧(ベース・エミッタ間電圧 V_{BE})がわずかに減少するため、それに応じて電圧 V_1 も上昇し、そのため出力電圧 V_{out} は減少する。出力電圧 V_{out} の変化量は、電圧 V_1 の変化量が抵抗比 R_f / R_s の倍率で増幅された値となる。

【0092】このように、温度上昇につれて電圧レベルを低下させるという特徴から、実施の形態で説明した液晶表示装置の温度補償回路として用いることができる。温度に対するトランジスタの閾値電圧の変化はほぼ線形に変化するため、走査信号ハイレベル電圧も温度に対し

てほぼ線形な補正がなされる。

【0093】表示品質の低下を防ぐ最適な走査信号ハイレベル電圧の補正值は、温度変化に対して非線形な場合が多く、前記第1の実施例のような記憶回路を内蔵する温度補償回路を用いるのが有効であるが、複雑な回路になるという問題点もある。

【0094】これに対して前記第2の実施例に示す温度補償回路では、温度に対して非線形な走査信号ハイレベル電圧の最適補正值を線形近似することによって補正值を決定し、出力電圧がその補正值に合うように図4

(a)に示す基準電圧 V_0 および抵抗比 R_f / R_s を設定することによって、簡単な回路構成の温度補償回路を設けることができる。

【0095】また、温度補償回路としては、上記以外にも種々の温度センサと增幅器を組み合わせた同様の機能をもつ回路を用いることができる。

【0096】

【発明の効果】以上説明したように、本発明の液晶表示装置によれば、液晶表示装置動作時のパネル筐体の温度を検出する温度センサをパネル筐体の内部または側面等に設け、走査信号パルスのハイレベル電圧またはハイレベル電圧とローレベル電圧との両方を温度センサの出力に応じて変化させ、高温時には走査信号パルスの電圧レベルを下げ、低温時には電圧レベルを上げるように自動調整する温度補償回路を設けたことにより、温度上昇に伴う画素電極電圧(実効値)の面内ばらつきの拡大を防ぎ、温度変化による液晶表示装置の表示品質の低下を防止することができるという効果を奏する。

【0097】その理由は、前述した通りであるが、以下に簡単に要約して説明する。

【0098】画素電極電圧(実効値)の面内ばらつきは、走査信号遅延のある画面位置ではTFTがオン状態からオフ状態へ切り替わるのが遅れ、画素電極への書き込みが信号遅延のない画面位置に比べて長く行われることが原因であり、温度が上昇するとTFT特性の温度依存性等により書き込み速度が速くなるため、画素電極電圧(実効値)の面内ばらつきが拡大する。そこで、温度上昇につれて走査信号ハイレベル電圧を低下させると、走査信号の遅延が小さくなるので、画素電極電圧(実効値)の面内ばらつきが拡大を抑えることができ、表示品質の低下を防止することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態の液晶表示装置の構成を示すブロック図である。

【図2】本発明の実施の形態の原理を説明するための図であり、比較例として、温度補償回路を具備しない場合の液晶表示装置の画素電極電圧の温度によるばらつき及び本発明の実施の形態によるばらつき補償の原理を説明するための図である。

【図3】本発明の第1の実施例として、本発明に係る液

晶表示装置における温度補償回路の構成例を示す図である。

【図4】本発明の第2の実施例として、本発明に係る液晶表示装置における温度補償回路の別の構成例を示す図である。

【図5】従来のアクティブマトリクスパネルの構造を示す図である。

【図6】従来のアクティブマトリクスパネルの駆動波形図である。

【図7】従来技術の問題点を説明するための波形図である。

【図8】液晶表示装置の1画素の等価回路を示す図である。

【図9】TFTの温度特性を示す図である。

【図10】液晶誘電率の温度特性を示す図である。

【図11】従来の温度補償回路を備えた液晶表示装置の構成を示す図である。

【符号の説明】

- 1 TFT液晶パネル
- 2 走査ドライバ
- 3 データドライバ

4 コントローラー

5 温度補償回路

21 サーミスタ

22 抵抗素子

23 端子

24 A/Dコンバータ (ADC)

25 記憶回路 (ROM)

26 D/Aコンバータ (DAC)

31 トランジスタ

32 オペアンプ (増幅器)

33 抵抗素子 (R_s)

34 抵抗素子 (R_f)

35 抵抗素子

36 抵抗素子

37 抵抗素子

40 走査線 ($n - 1$)

41 走査線 (n)

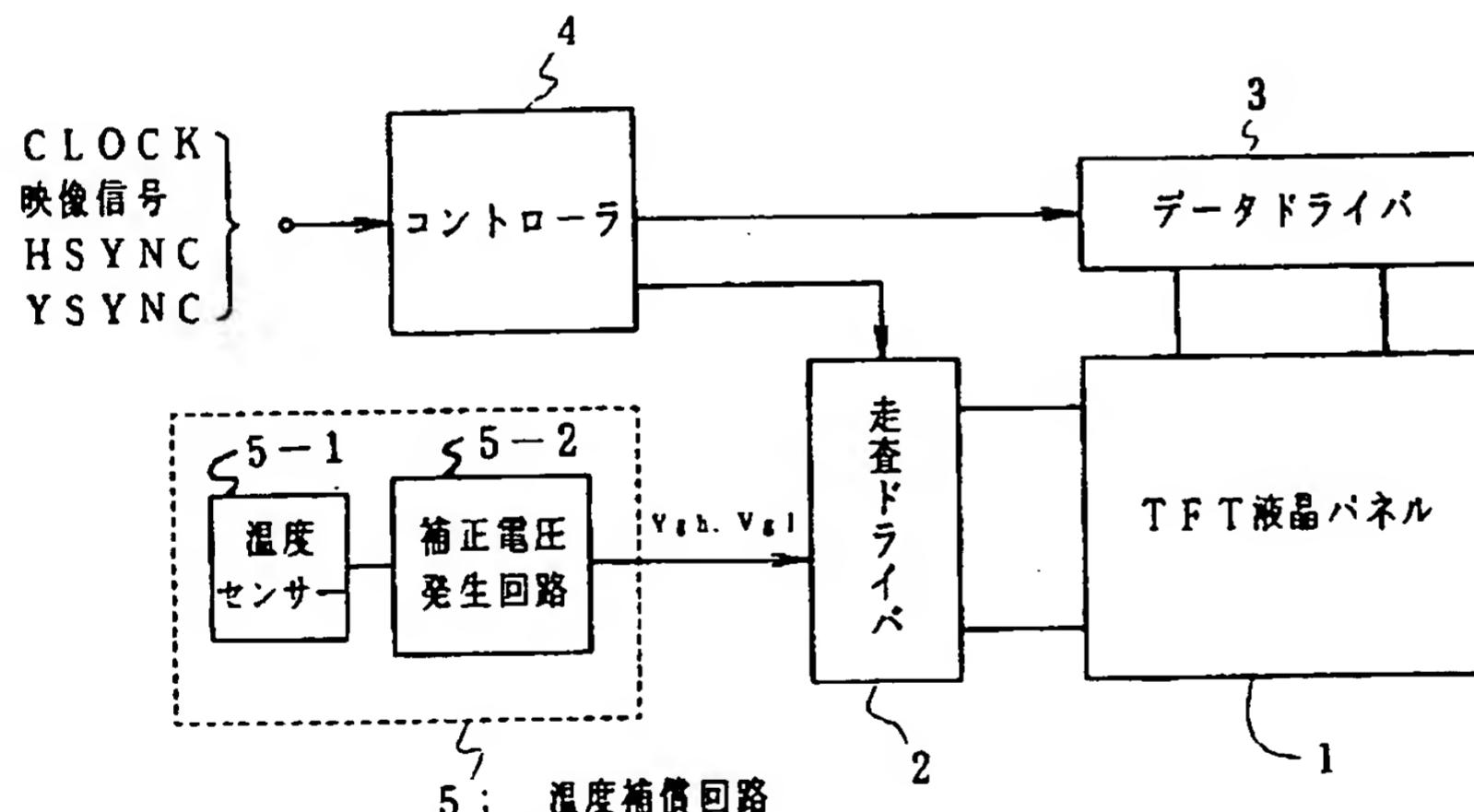
42 データ線

43 TFT (薄膜トランジスタ)

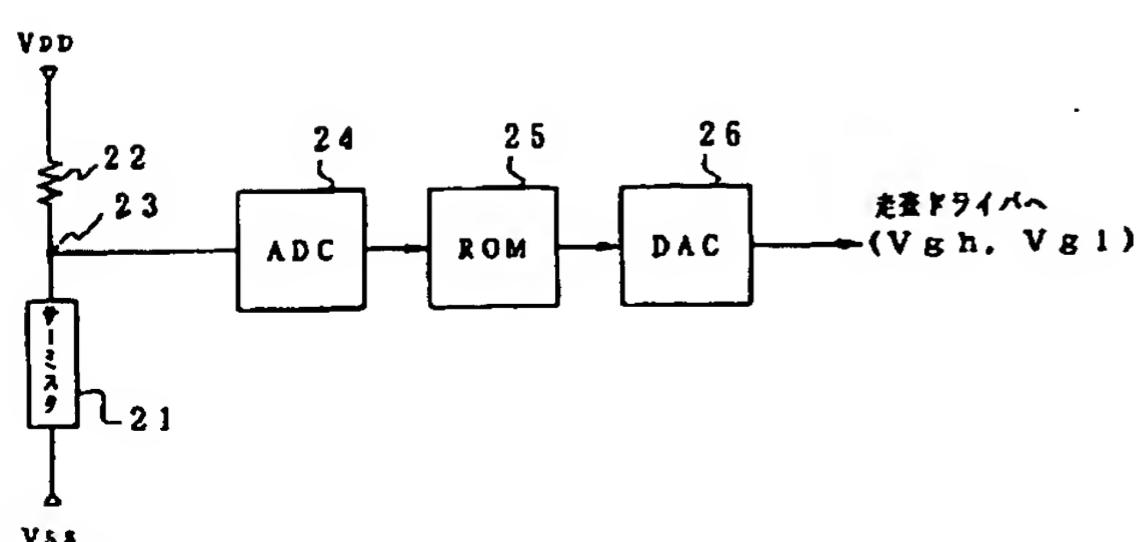
44 画素電極

45 コモン電極

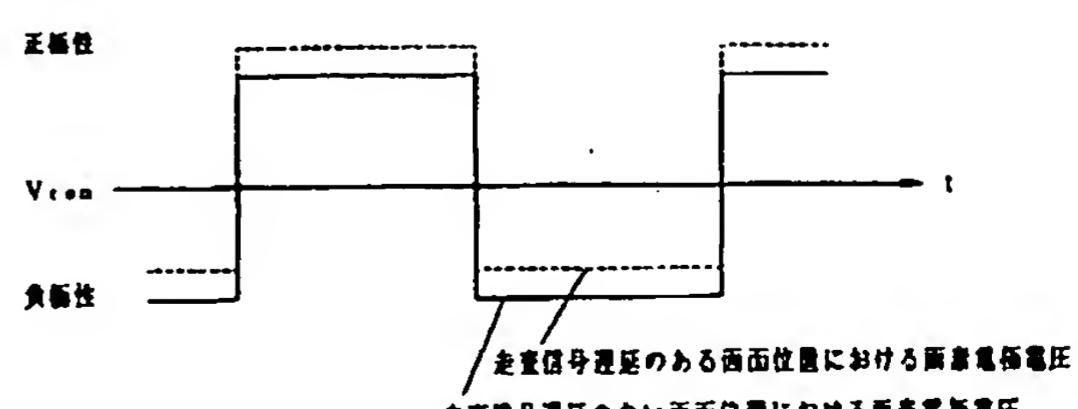
【図1】



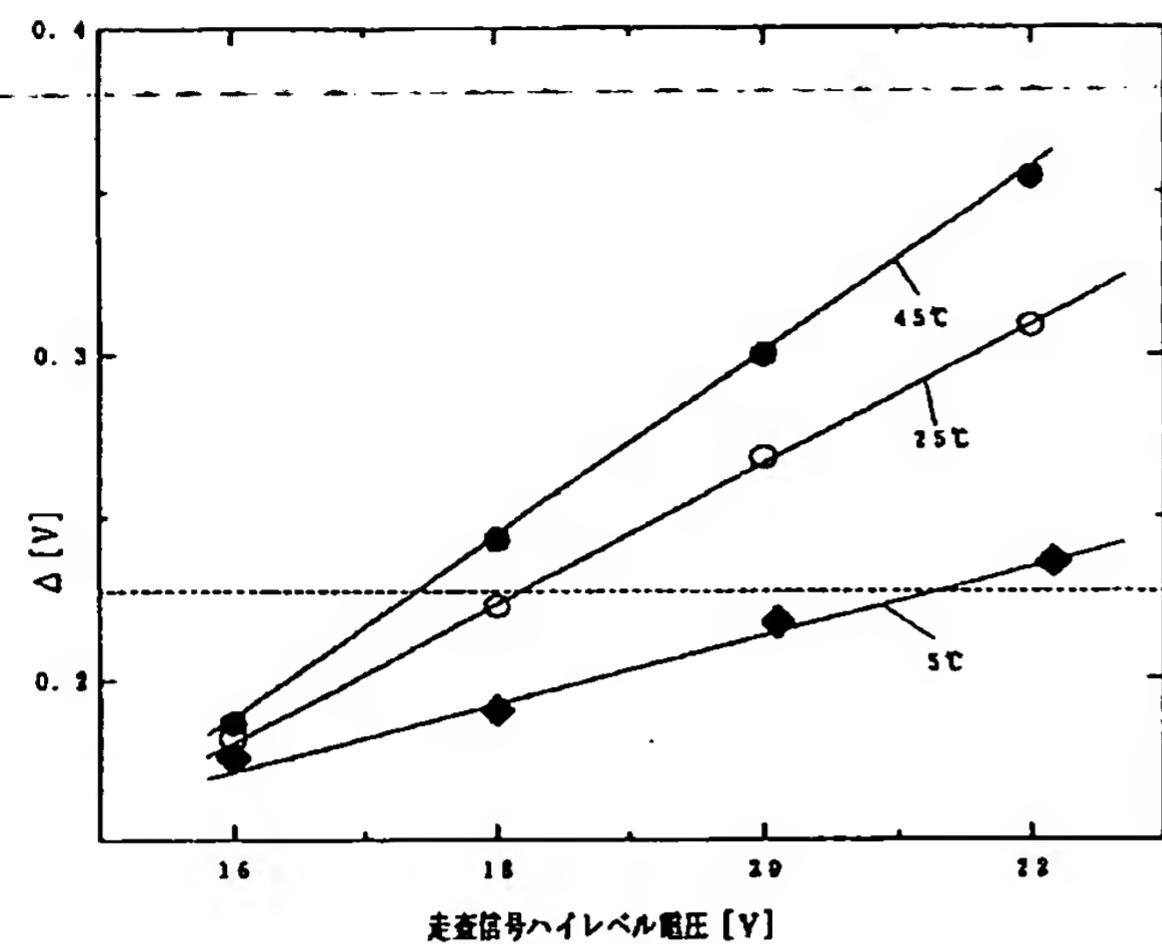
【図3】



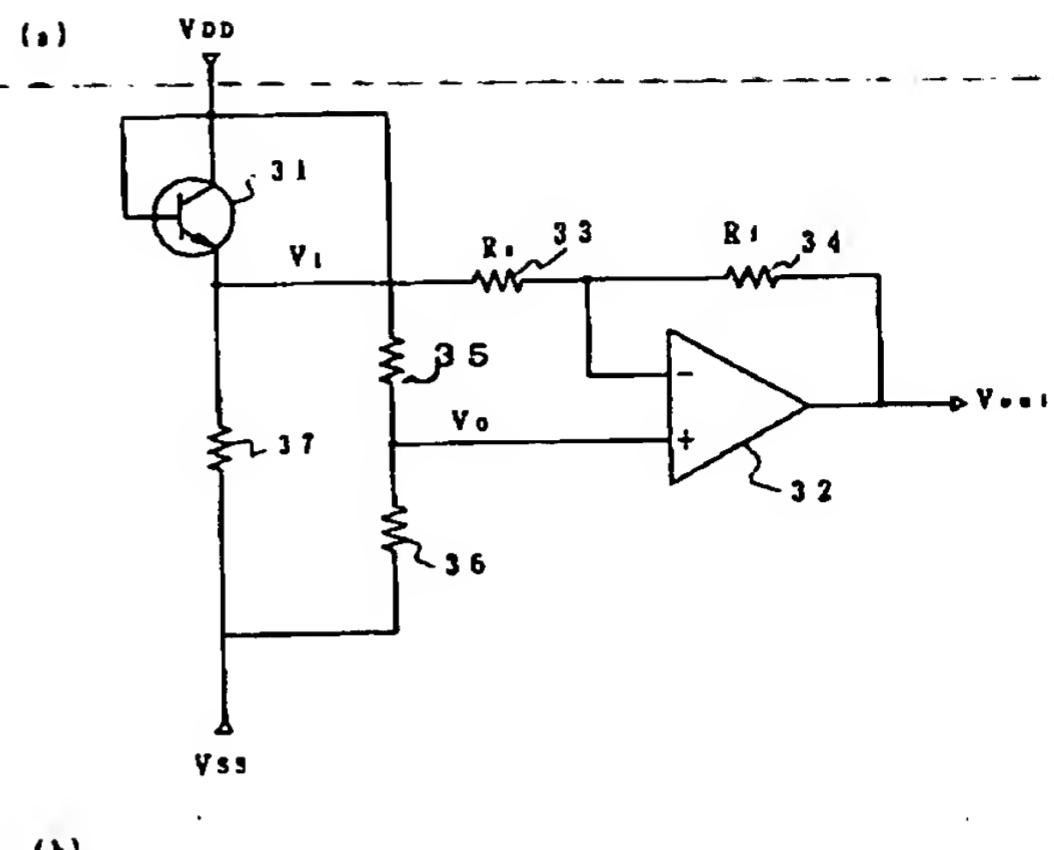
【図7】



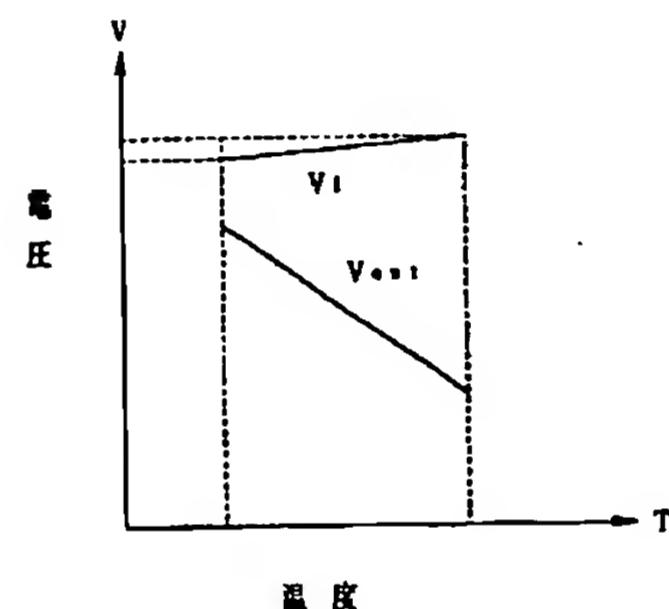
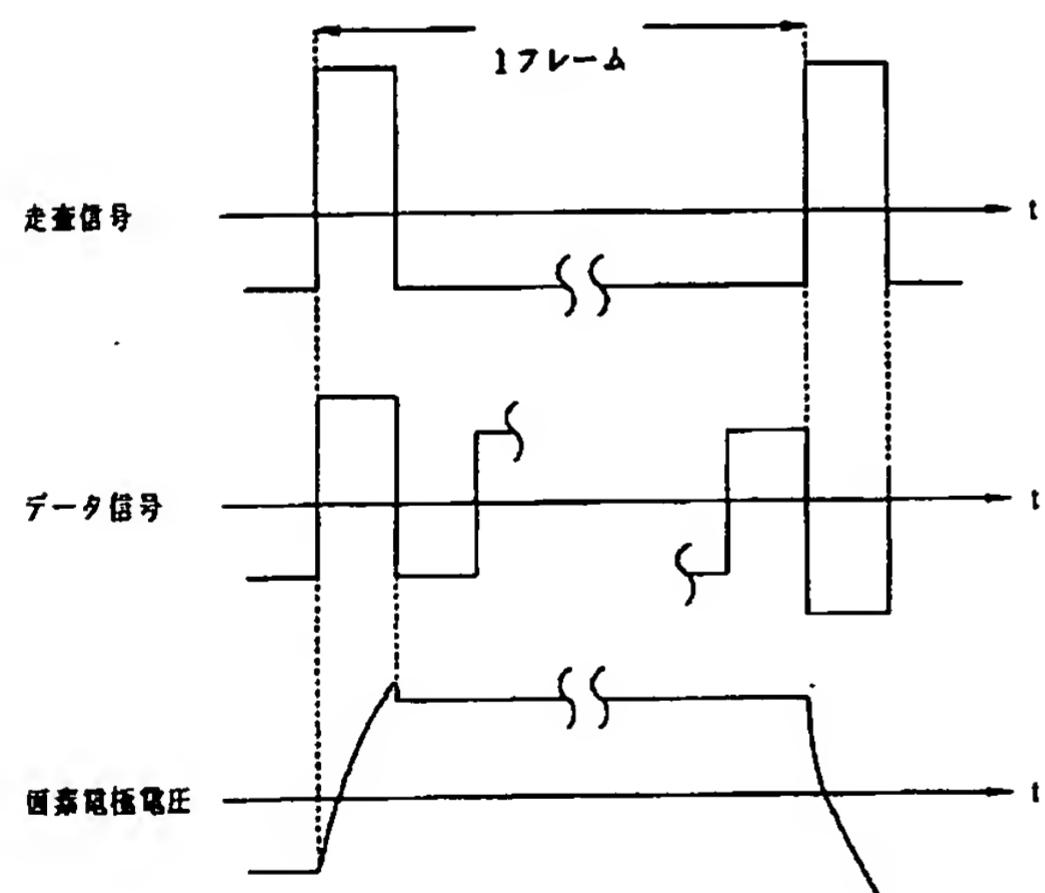
【図2】



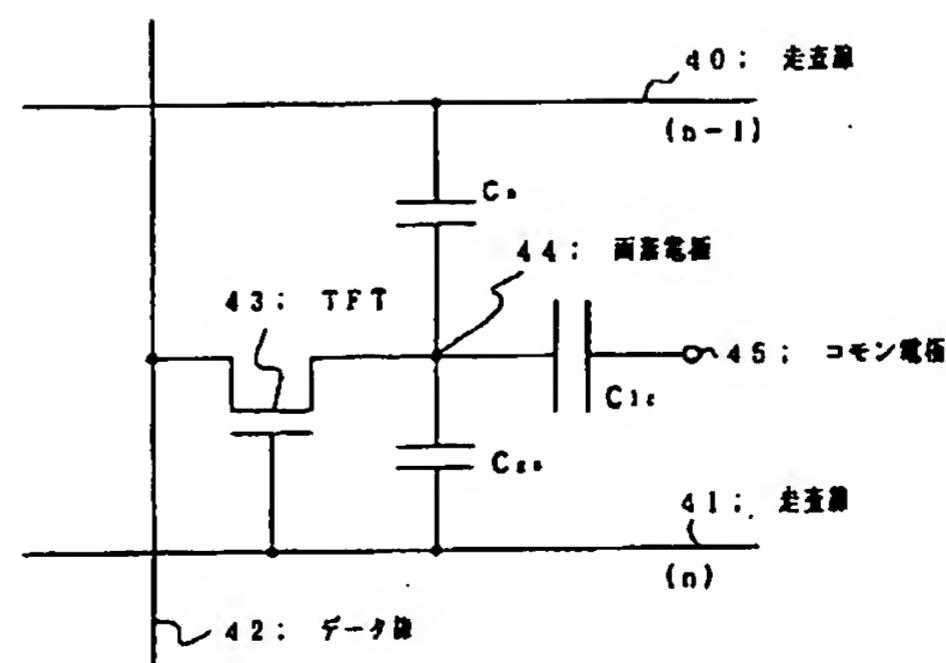
【図4】



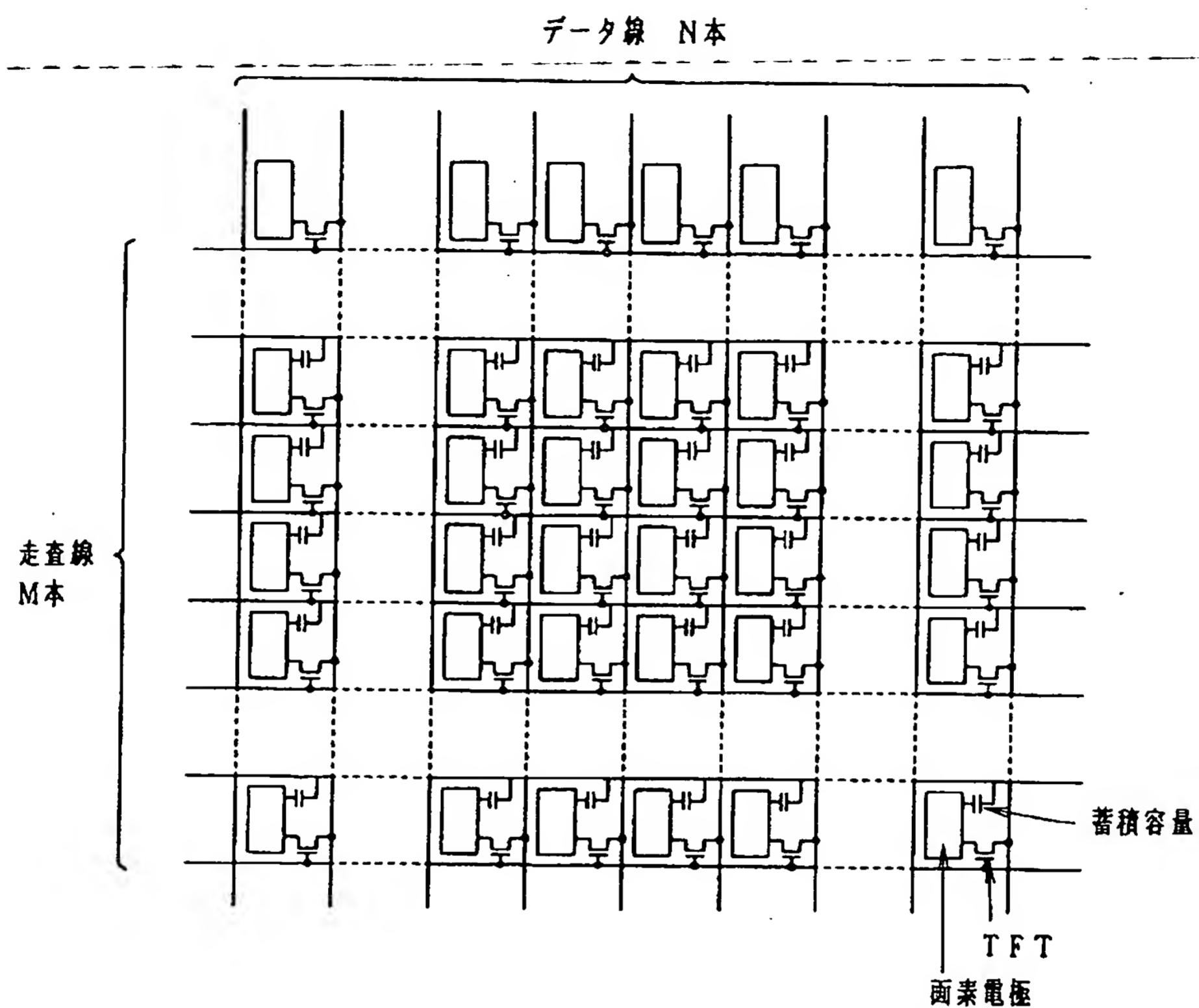
【図6】



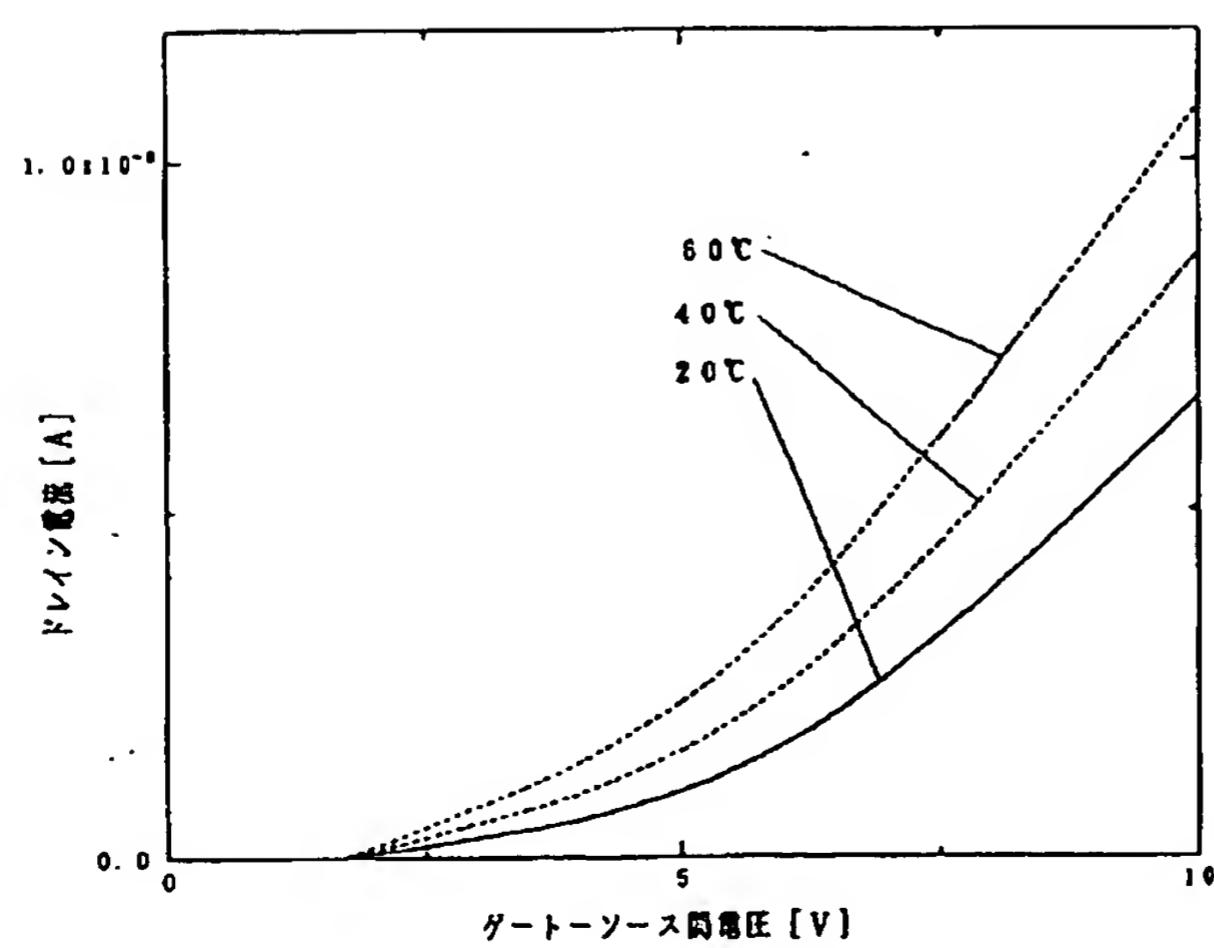
【図8】



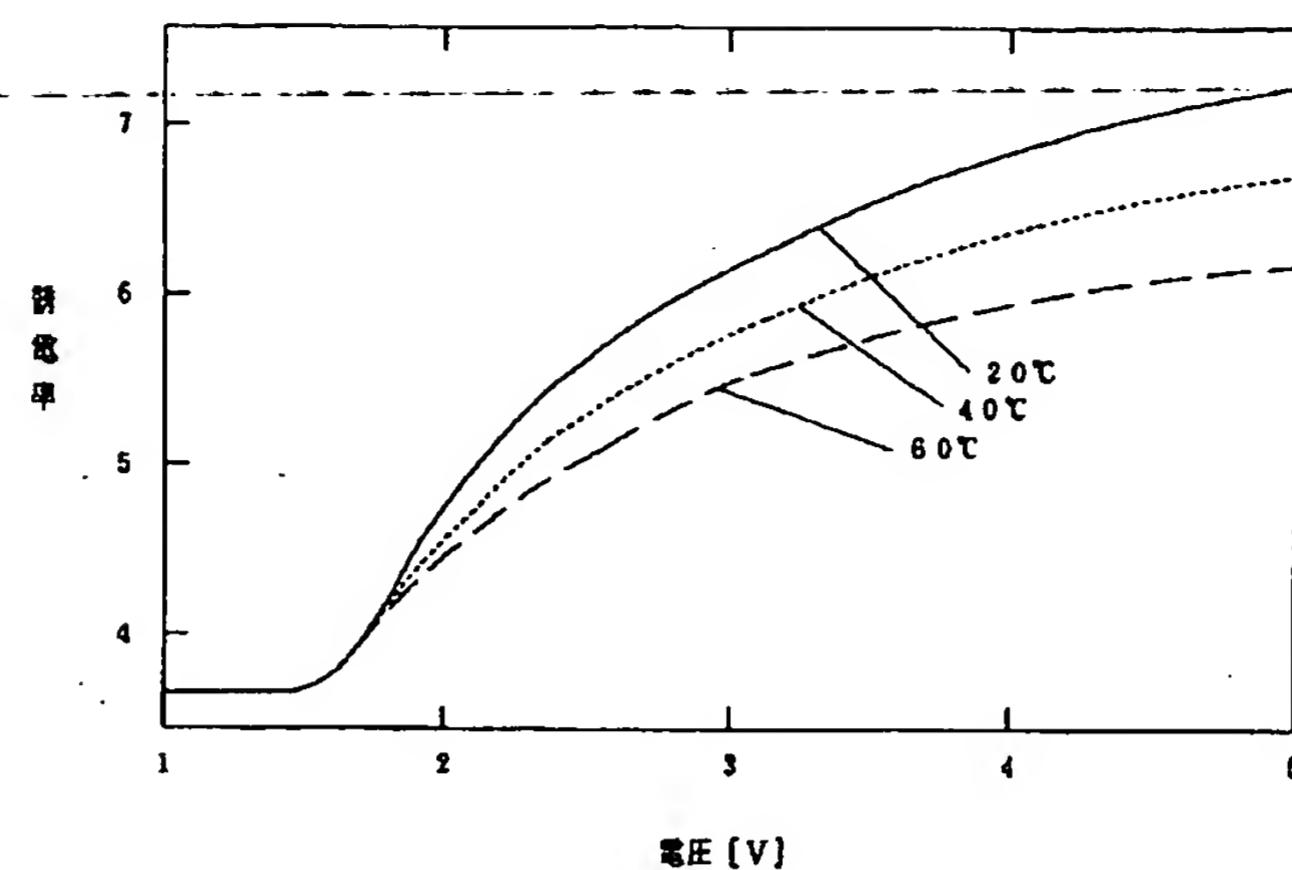
【図5】



【図9】



【図10】



【図11】

